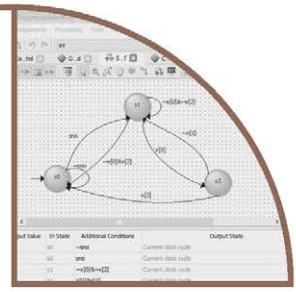
УЧЕБНО-МЕТОДИЧЕСКОЕ ПОСОБИЕ
МГТУ им. Н.Э. БАУМАНА

Н.В. Ефремов

ТЕОРИЯ АВТОМАТОВ

Модуль 3
Микропрограммные автоматы



BAUMANPRESS
ИЗДАТЕЛЬСТВО
МГТУ им. Н.Э. БАУМАНА

УДК 681.3(075.6)
ББК 32.97
Е92

Издание доступно в электронном виде по адресу
https://bmstu.press/catalog/item/7142/

Факультет «Космический»
Кафедра «Прикладная математика, информатика и вычислительная техника»

Рекомендовано Научно-методическим советом
МГТУ им. Н.Э. Баумана в качестве учебно-методического пособия

Ефремов, Н. В.

Е92 Теория автоматов. Модуль 3. Микропрограммные автоматы : учебно-методическое пособие / Н. В. Ефремов. — Москва : Издательство МГТУ им. Н. Э. Баумана, 2021. — 55, [1] с. : ил.

ISBN 978-5-7038-5552-2

Представлены материалы модуля 3 «Микропрограммные автоматы» курсовой работы, выполняемой по дисциплине «Теория автоматов».

Для бакалавров, обучающихся по направлению подготовки 09.03.01 «Информатика и вычислительная техника». Может быть полезно для инженеров и аспирантов, специализирующихся в области проектирования цифровых устройств и систем в кристалле ПЛИС с использованием языков описания аппаратуры в современных системах автоматизированного проектирования.

УДК 681.3(075.6)
ББК 32.97

Уважаемые читатели! Пожелания, предложения, а также сообщения о замеченных опечатках и неточностях Издательство просит направлять по электронной почте: info@baumanpress.ru

ISBN 978-5-7038-5552-2

© МГТУ им. Н.Э. Баумана, 2021
© Оформление. Издательство
МГТУ им. Н.Э. Баумана, 2021

ОГЛАВЛЕНИЕ

Предисловие 3
Условные сокращения и обозначения 5
Введение 6
Техническое задание на курсовую работу 7

1. Этапы проектирования операционного устройства 8
1.1. Разработка алгоритма выполнения заданной операции умножения 9
1.2. Поведенческое описание операционного устройства с использованием языка VHDL 15
1.3. Верификация реализуемого операционным устройством алгоритма выполнения операции умножения 17
1.4. Декомпозиция операционного устройства 18
1.5. Синтез управляющего автомата МИЛИ 20
1.6. Комплексная отладка операционного устройства с управляющим автоматом МИЛИ 23
1.7. Синтез управляющего автомата МУРА 26
1.8. Комплексная отладка операционного устройства с управляющим автоматом МУРА 29
1.9. Использование редактора автоматов в QUARTUS II 30
1.10. Описание операционного устройства с использованием 30
мнемонического вида представления микрокоманд 35

2. Специализированный стенд для тестирования операционного устройства TEST_OY 42
2.1. Структура специализированного стенда TEST_OY 42
2.2. Принцип работы специализированного стенда TEST_OY 44
2.3. Подключение испытуемого устройства к специализированному стенду TEST_OY 45
2.4. Тестирование операционного устройства с помощью специализированного стенда TEST_OY 45
2.5. Анализ результатов тестирования на специализированном стенде TEST_OY 46

3. Макетирование операционного устройства в кристалле ПЛИС учебного стенда Altera DE2-115 47
3.1. Подключение операционного устройства к учебному стенду Altera DE2-115 47
3.2. Наблюдение поведения операционного устройства в пошаговом режиме 49
3.3. Испытание операционного устройства в автоматическом режиме 49
Вопросы для самоконтроля 50
Литература 52
Приложение. Перечень ресурсов сети Интернет для самостоятельной проработки 53

ТЕХНИЧЕСКОЕ ЗАДАНИЕ НА КУРСОВУЮ РАБОТУ

Модуль 3. Микропрограммные автоматы

1. Для операционного устройства разработайте алгоритм выполнения заданной операции умножения в соответствии с индивидуальным вариантом технического задания (приложение, п. 9). Алгоритм представьте в виде содержательных и закодированных графов схем. Варианты содержатся в файле с текстами технических заданий на проектирование (приложение, п. 10).

2. Опишите операционное устройство для выполнения заданной операции умножения с помощью языка VHDL. Примените для этого поведенческий стиль описания архитектуры устройства. Для хранения преобразуемых слов информации используйте переменные. Опишите процесс, содержащий последовательность операторов преобразования переменных, для получения результата операции умножения (произведения) в соответствии с разработанным алгоритмом.

3. Используя функциональное моделирование, выполните верификацию VHDL-модели операционного устройства на некоторых наборах. С помощью стенда TEST_ALG выполните исчерпывающее тестирование модели операционного устройства.

4. Выполните декомпозицию операционного устройства по принципу Глушкова. Создайте на языке VHDL-модель операционного автомата. В зависимости от управляющих сигналов операционный автомат выполняет соответствующие микрооперации и формирует логические условия. Проверьте модель операционного автомата, подавая на него последовательность управляющих сигналов, подготовленных вручную для некоторых операндов.

5. Решите задачу интерпретации закодированного графа микропрограммы автоматом МИЛИ. Для этого выполните соответствующую разметку графа, а затем перейдите к графу переходов автомата.

6. Составьте модель управляющего автомата МИЛИ на языке VHDL. Выполните ее сопряжение с моделью операционного автомата и комплексную отладку операционного устройства. Проведите тестирование операционного устройства с помощью специализированного стенда TEST_OY.

7. Решите задачу интерпретации закодированного графа микропрограммы автоматом МУРА. Для этого выполните соответствующую разметку графа, а затем перейдите к графу переходов автомата.

8. Составьте модель управляющего автомата МУРА на языке VHDL. Выполните ее сопряжение с моделью операционного автомата и комплексную отладку операционного устройства. Проведите тестирование операционного устройства с помощью специализированного стенда TEST_OY.

9. Выполните макетирование операционного устройства в кристалле ПЛИС учебного стенда и проведите его испытания, используя ресурсы стенда.

1. Этапы проектирования операционного устройства

Глава 1 посвящена задаче проектирования операционного устройства, реализующего заданную операцию умножения, в соответствии с принципом микропрограммного управления. На этапе алгоритмического проектирования создается поведенческая VHDL-модель устройства с использованием параллельного оператора процесса. Процесс описывает последовательность действий по преобразованию исходных операндов для получения требуемого результата. Затем осуществляется верификация поведенческой модели операционного устройства с помощью функционального моделирования, далее — декомпозиция устройства на две структурные части: операционный автомат (ОА) и управляющий автомат. В операционном автомате выполняются простейшие действия над словами информации (микрооперации) и вычисляются логические условия. В управляющем автомате формируется последовательность управляющих сигналов, под действием которых реализуются соответствующие микрооперации в операционном автомате. Затем осуществляется проектирование обеих частей операционного устройства. Причем управляющий автомат проектируется как в виде автомата МИЛИ, так и автомата МУРА. Для обоих вариантов построения управляющего автомата приводится полное текстовое описание операционного устройства на языке VHDL. Рассматриваются инструментальные средства описания и редактирования управляющих автоматов в САПР QUARTUS II.

Ключевые слова: операционное устройство, операционный автомат, управляющий автомат, микрооперации, логические условия, САПР QUARTUS II, язык VHDL, функциональная верификация.

Планируемые результаты обучения

В результате выполнения раздела 1 модуля 3 курсовой работы студенты смогут:

- применять конструктивный прием декомпозиции любого проектируемого операционного устройства (процессора, контроллера) на операционную и управляющую части с последующим применением формализованных процедур их описания на языке VHDL и выполнением высокоуровневого синтеза в САПР QUARTUS II;
- создавать параметризованные поведенческие описания проектируемых устройств, реализующих некоторый алгоритм преобразования цифровой информации, на языке VHDL;
- осуществлять верификацию созданных описаний, используя функциональное моделирование;